

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-087149
(43)Date of publication of application : 31.03.1995

for
2643792

(51)Int.Cl. H04L 27/227
H04B 7/155
H04L 27/22

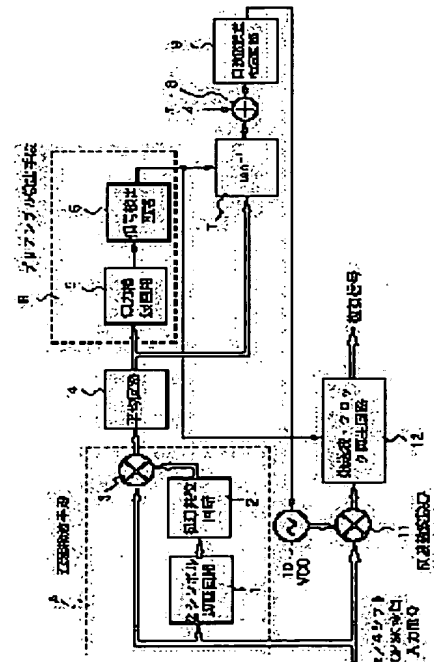
(21)Application number : 05-252226 (71)Applicant : NEC CORP
(22)Date of filing : 14.09.1993 (72)Inventor : TSUDA HIROKI
IWASAKI HARUYA

(54) DEMODULATOR

(57)Abstract:

PURPOSE: To acquire a carrier frequency in a wide band to perform synchronous detection in a short period of time with respect to the demodulator which requires the carrier frequency of a p/4 shift PSK modulated wave in satellite communications.

CONSTITUTION: The phase angle of the phase vector of the preamble of the input p/4 shift QPSK modulated wave is calculated by a delay detection means A, an averaging circuit 4, a preamble detection means B, and an arc tangent calculating circuit 7. A frequency error estimating circuit 9 operates and estimates the carrier frequency error based on this phase angle, and the input p/4 shift QPSK modulated wave and the output oscillation frequency of a voltage controller oscillator 10 to be subjected to frequency conversion are variably controlled in a frequency converter 11 in accordance with this estimated carrier frequency error. Thus, the output p/4 shift QPSK modulated wave of the frequency converter 11 has the carrier frequency error compensated.



LEGAL STATUS

[Date of request for examination] 25.03.1994

[Date of sending the examiner's decision of rejection]

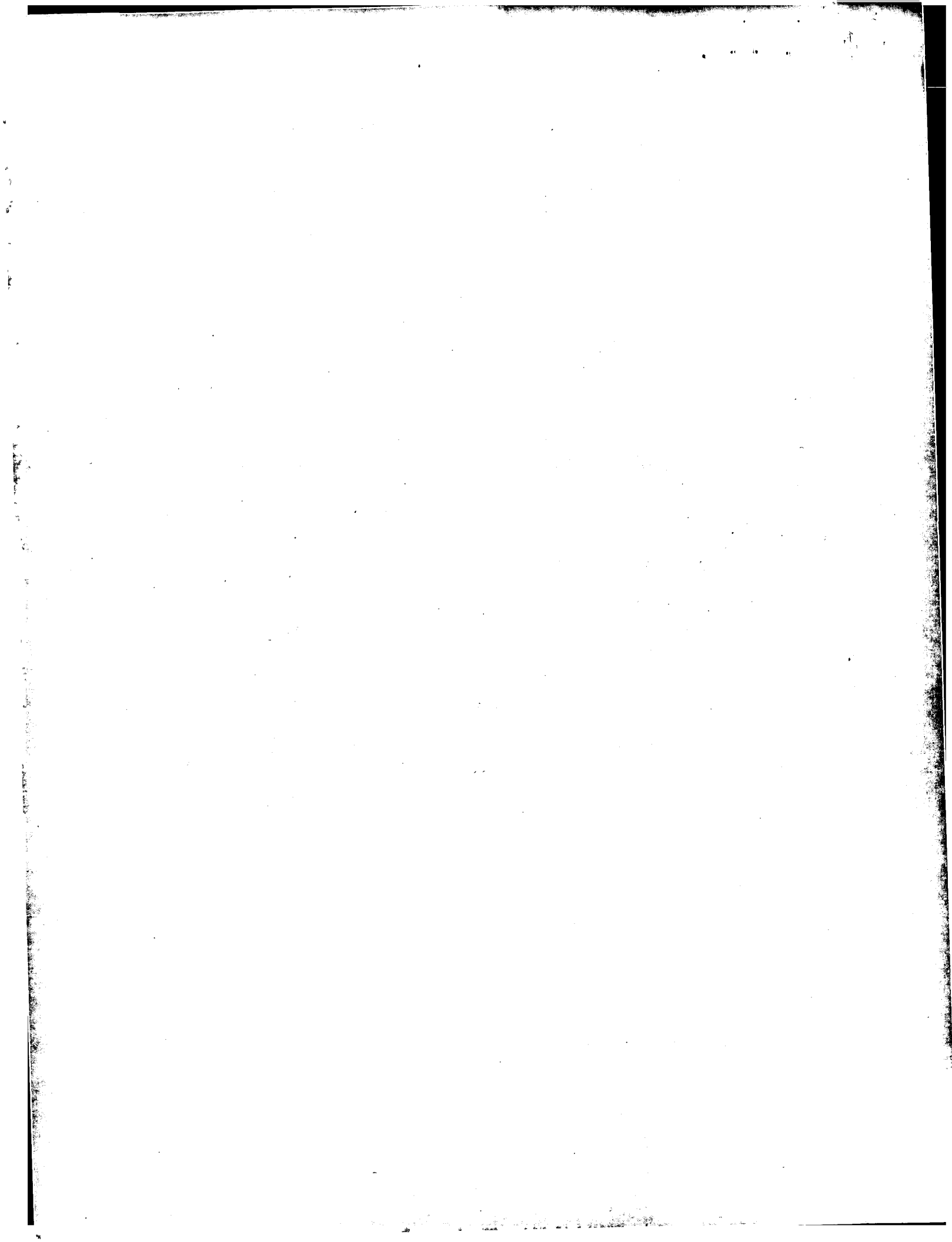
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2643792

[Date of registration] 02.05.1997

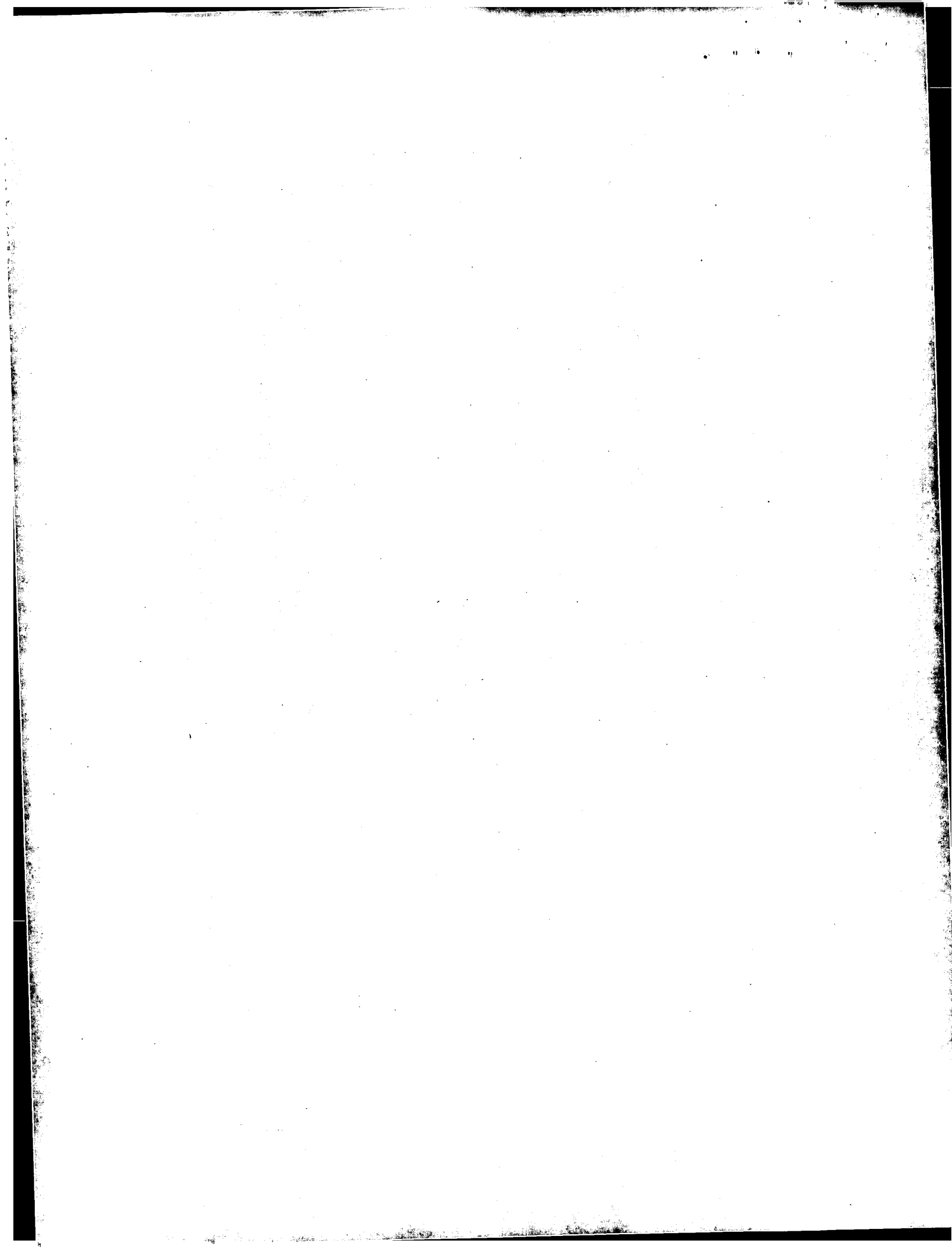
[Number of appeal against examiner's decision of rejection]



[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2643792号

(45)発行日 平成9年(1997)8月20日

(24)登録日 平成9年(1997)5月2日

(51)Int.Cl. ^a	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/22			H 0 4 L 27/22	Z
H 0 4 B 7/155			H 0 4 B 7/155	
			H 0 4 L 27/22	D

請求項の数4 (全 12 頁)

(21)出願番号	特願平5-252226	(73)特許権者	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成5年(1993)9月14日	(72)発明者	津田 弘樹 東京都港区芝5丁目7番1号 日本電気株式会社内
(65)公開番号	特開平7-87149	(72)発明者	岩崎 玄弥 東京都港区芝5丁目7番1号 日本電気株式会社内
(43)公開日	平成7年(1995)3月31日	(74)代理人	弁理士 松浦 兼行
		審査官	北村 智彦
		(56)参考文献	特開 平6-54012 (J P, A) 特開 平6-54009 (J P, A) 特開 平6-252967 (J P, A) 特開 平6-268697 (J P, A)

(54)【発明の名称】 復調装置

(57)【特許請求の範囲】

【請求項1】 受信された $\pi/4$ シフトQPSK変調波を入力信号として受け、2シンボル間隔間の信号の遅延検波を行う遅延検波手段と、
該遅延検波手段より取り出された信号の直交する2チャンネルの信号成分のそれぞれについて平均化する平均回路と、
該平均回路の出力信号に基づき、直交する2チャンネルの信号成分の信号平面上において受信シンボルの位相が直前のシンボルに対して $\pi/4$ 遷移した後次のシンボルは $-3\pi/4$ 遷移することが交互に繰り返される特定パターンのプリアンプルを検出するプリアンプル検出手段と、
該プリアンプル検出手段によりプリアンプルが検出された時に、前記平均回路の出力信号の位相ベクトルの位相

角を算出する位相角算出手段と、
該位相角算出手段の出力位相角から搬送波周波数誤差を演算する周波数誤差演算手段と、
該周波数誤差演算手段の出力信号により出力発振周波数が可変制御される可変周波数発振手段と、
該可変周波数発振手段の出力発振周波数と前記入力 $\pi/4$ シフトQPSK変調波との周波数変換を行う周波数変換器と、
該周波数変換器の出力 $\pi/4$ シフトQPSK変調波から搬送波及びクロックを再生し、同期検波により復調データを得る再生回路とを有することを特徴とする復調装置。

【請求項2】 前記遅延検波手段は、前記受信された $\pi/4$ シフトQPSK変調波を2シンボル遅延する2シンボル遅延回路と、該2シンボル遅延回路の出力信号の複

素共役を求める複素共役回路と、該受信された $\pi/4$ シフトQPSK変調波と該複素共役回路の出力信号との複素乗算を行う検波器とよりなることを特徴とする請求項1記載の復調装置。

【請求項3】 前記プリアンプ検出手段は、前記平均回路の出力信号の位相ベクトルの大きさを算出する電力検波回路と、該電力検波回路の出力信号と所定のスレッシホールドレベルとの比較により前記プリアンプを検出する信号検出回路とよりなることを特徴とする請求項1記載の復調装置。

【請求項4】 前記位相角算出手段は、前記プリアンプ検出手段よりのプリアンプ検出信号により前記平均回路の出力信号をラッチするラッチ回路と、該ラッチ回路の出力信号の直交する2チャンネルの信号成分I及びQがアドレス端子に入力され、該入力2チャンネルの信号成分I及びQをそれぞれ $I = \cos \theta$ 、 $Q = \sin \theta$ とした時の $\theta = \tan^{-1}(Q/I)$ の計算データを参照して θ のデータを前記位相角として出力するメモリとよりなることを特徴とする請求項1記載の復調装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は復調装置に係り、特に衛星通信において $\pi/4$ シフトQPSK変調波の搬送波周波数を捕捉する復調装置に関する。

【0002】

【従来の技術】4相位相シフトキーイング変調(QPSK)方式と $\pi/4$ シフトQPSK変調方式は、ともに2系列の2値のデジタル信号のそれぞれで位相が 90° 異なる二つの搬送波のそれぞれを2相位相シフトキーイング変調して直交関係にある二つの被変調波を生成した後、これらを加え合わせて4相位相シフトキーイング変調波として伝送路へ出力するデジタル信号の変調方式で、共に4値を伝送する点では共通するが、 $\pi/4$ シフトQPSK変調方式では、ある時刻では直交する2チャンネルの信号の信号平面上の4つの信号点のうちの一つを伝送し、次の時刻では上記の信号平面上4つの信号点をそれぞれ $\pi/4$ シフトした4つの信号点のうちの一つを伝送することを交互に繰り返す点で、シフトを行わないQPSK変調方式と異なる。

【0003】これにより、 $\pi/4$ シフトQPSK変調方式では信号点は図8に示す如くに表され、また信号点は同図に示すように、信号点配置図の原点を通ることなく遷移するため、原点を通して信号点が遷移するQPSK変調方式に比し信号の包絡線の変動が少なく、非線形増幅器を使用してもスペクトルの広がりを抑圧することができる。

【0004】従って、従来より、信号の増幅に電力効率が高く構造の簡単なC級増幅器のような非線形増幅器を使用する場合、伝送回線容量の増大に 대응するため伝送上の帯域を有効に利用できる $\pi/4$ シフトQPSK変調方

式が用いられる。この $\pi/4$ シフトQPSK変調方式はデジタル携帯電話、デジタル移動通信での変調方式として主流となる一方で、移動体を含めた衛星通信で用いられている。

【0005】衛星通信では、デジタル携帯電話やデジタル移動通信と異なり、回線マージンを確保するために、同期復調方式が通常使用される。また、衛星通信では、ドップラー効果、送信側又は衛星上の局部発振器によるドリフト、自動周波数制御(AFC)の残留等により搬送波周波数に誤差が生じる。特に、小型、低価格を目指した端末局や移動局では、安定度の低い発振器を使用する場合があります。搬送波周波数誤差に与える影響は大きい。

【0006】このような搬送波周波数誤差は、同期復調方式において大きな障害となる。このため、従来より受信側ではこのような大きな搬送波周波数誤差が存在するときは、位相同期ループ(PLL)を利用した搬送波再生回路内の電圧制御発振器の発振周波数を掃引することにより、搬送波周波数を捕捉する復調装置が知られている(例えば、特開平3-131149号公報)。

【0007】図9は従来の復調装置の一例の構成図を示す。同図において、復調装置は基準搬送波を生成する電圧制御発振器(VCO)203と、入力信号を基準搬送波で同期検波する同期検波器202と、入力信号と基準搬送波の位相誤差を検出する位相検波器204と、再生搬送波の信号電力対雑音電力比(S/N)を改善するループフィルタ205とからなる位相同期ループ(PLL)を利用した搬送波再生回路を基本構成とし、入力 $\pi/4$ シフトQPSK変調波の $\pi/4$ シフトを戻す $\pi/4$ 逆シフト回路201と、入力 $\pi/4$ シフトQPSK変調波を同期検波により復調したデータからユニークワード(同期符号)を検出するユニークワード(UW)検出回路206と、検出されたユニークワードを基に受信フレームの同期を確立し、保持するフレーム同期回路207と、VCO203の出力発振周波数を掃引するための周波数掃引回路208と、ループフィルタ205の出力信号と周波数掃引回路208の出力信号とを加算してVCO203に制御電圧として印加する加算回路209を備えている。

【0008】この従来の復調装置においては、受信した入力 $\pi/4$ シフトQPSK変調波が $\pi/4$ 逆シフト回路201に入力され、ここで1シンボル毎の $\pi/4$ の位相シフトが逆シフトにより戻された後、同期検波回路202に入力される。同期検波回路202はVCO203の出力再生搬送波に基づいて $\pi/4$ 逆シフト回路201からのQPSK変調波の同期検波を行い、Iチャンネル及びQチャンネルの直交信号の復調データ出力を得る。

【0009】この同期検波回路202の出力信号は位相検波器204に供給されてVCO203の出力再生搬送波と $\pi/4$ 逆シフト回路201からのQPSK変調波の

搬送波との位相誤差に応じた誤差信号に変換された後、ループフィルタ205及び加算回路209を通してVCO203に制御電圧として印加される。これにより、VCO203の出力発振周波数は $\pi/4$ 逆シフト回路201から同期検波回路202に入力されるQPSK変調波の搬送波に追従同期した再生搬送波となる。

【0010】上記のPLLにおいて、復調装置を起動した後、搬送波を捕捉する時に周波数掃引回路208を作動し、この周波数掃引回路208の出力信号を、加算回路209でループフィルタ205の出力誤差信号と加算することによって得た信号をVCO203に制御電圧として印加する。

【0011】これにより、VCO203の出力基準搬送波周波数が掃引され、VCO203の出力基準搬送波周波数がPLLの捕捉範囲内に入ると、PLLによりVCO203の出力基準搬送波が入力 $\pi/4$ シフトQPSK変調波の搬送波に位相同期し、復調データが入力されるユニークワード検出回路206により検出されたユニークワードに基づいて、フレーム同期回路207がフレーム同期を確立する。

【0012】フレーム同期回路207はこのフレーム同

$$T_{eq} \approx \frac{1}{\omega_n} \left[5 + \frac{1}{2\zeta} \left(\frac{\Delta\omega}{\omega_n} \right)^2 \right]$$

ここで、上式中、 ζ はループフィルタのダンピングファクタ、 ω_n は自然角周波数で、これらはループ帯域 B_L と次式に示す関係にあることが知られている。

$$\omega_n = \frac{2B_L}{2\zeta + \frac{1}{2\zeta}}$$

従って、(2)式を(1)に代入し、更にダンピングファクタ ζ を同期時間 T_{eq} が短くなるように設定し、 $\Delta\omega \gg B_L$ とすると、同期時間 T_{eq} は次式

$$T_{eq} \approx \frac{5}{B_L} + \frac{0.8\Delta\omega^2}{B_L^3}$$

で表され、搬送波周波数誤差 $\Delta\omega$ の2乗に比例して増加する(長くなる)。

【0018】また、搬送波電力対雑音電力比(C/N)が低い入力信号条件が要求される場合には、再生搬送波の信号電力対雑音電力比(S/N)を改善するためにPLLのループ帯域 B_L を狭くすると、その搬送波同期時間 T_{eq} は(3)式からわかるように、ループ帯域 B_L の狭さの3乗に比例して増加する(長くなる)。

【0019】本発明は以上の点に鑑みなされたもので、 $\pi/4$ シフトQPSK変調波のプリアンプルパターンに基づいて搬送波周波数誤差を推定することにより、上記の課題を解決した復調装置を提供することを目的とする。

期信号を周波数掃引回路208へ出力することにより、周波数掃引回路208の周波数掃引動作を停止し、周波数掃引回路208の出力を保持する。このようにして、この従来の復調装置によれば、搬送波周波数を捕捉し、復調を続行する。

【0013】

【発明が解決しようとする課題】しかるに、上記の従来の復調装置は、PLLにおいて搬送波位相が同期し復調データからフレーム同期が確立して、搬送波周波数の捕捉が完了するため、VCO203の出力基準搬送波周波数を掃引する速度はPLLでの搬送波位相同期時間、クロック同期時間及びフレーム長に依存し、これらより遅くする必要がある。それゆえ、QPSK信号の捕捉に長い時間を要する。

【0014】また、従来の復調装置で、搬送波周波数を含めて位相同期をするためには、PLLを2次の制御ループで構成する必要がある。ここで、完全積分形2次PLLでは $\Delta\omega$ の周波数誤差を有する入力信号に同期するのに要する搬送波同期時間 T_{eq} は次式で与えられる。

【0015】

【数1】

(1)

【0016】

【数2】

(2)

【0017】

【数3】

(3)

【0020】

【課題を解決するための手段】上記の目的を達成するために、本発明は直交する2チャンネルの信号成分の信号平面上において受信シンボルの位相が直前のシンボルに対して $\pi/4$ 遷移した後次のシンボルは $-3\pi/4$ 遷移することが交互に繰り返される特定パターンのプリアンプルを有する $\pi/4$ シフトQPSK変調波の復調装置において、遅延検波手段、平均回路、プリアンプル検出手段、位相角算出手段、周波数誤差演算手段、可変周波数発振手段、周波数変換器、及び再生回路を有する構成としたものである。

【0021】ここで、上記の遅延検波手段は受信した上記の $\pi/4$ シフトQPSK変調波を入力信号として受

け、2シンボル間隔間の信号の遅延検波を行う。また、平均回路は遅延検波手段より取り出された信号の直交する2チャンネルの信号成分のそれぞれについて平均化する。位相角算出手段は、平均回路の出力信号に基づきプリアンブル検出手段によりプリアンブルが検出された時に、前記平均回路の出力信号の位相ベクトルの位相角を算出する。

【0022】そして、この位相角算出手段の出力位相角から周波数誤差演算手段により搬送波周波数誤差を演算して可変周波数発振手段の出力発振周波数を可変制御する。周波数変換器はこの可変周波数発振手段の出力発振周波数と前記入力 $\pi/4$ シフトQPSK変調波との周波数変換を行う。更に、上記再生回路は周波数変換器の出力 $\pi/4$ シフトQPSK変調波から搬送波及びクロックを再生し、同期検波により復調データを得る。

【0023】

【作用】本発明では、受信した $\pi/4$ シフトQPSK変調波のプリアンブルが、直交する2チャンネルの信号成分の信号平面上において受信シンボルの位相が直前のシンボルに対して $\pi/4$ 遷移した後次のシンボルは $-3\pi/4$ 遷移するように交互に繰り返される特定パターンであるため、2シンボル間の位相差はすべて $\pi/2$ となり2シンボルの遅延検波により得られる位相ベクトルの位相角は搬送波の周波数誤差により変動することに着目し、このプリアンブルの位相角から搬送波の周波数誤差を推定する。

【0024】プリアンブルの検出は前記遅延検波手段の出力信号を平均回路を通してプリアンブル検出手段に供給してその信号の位相ベクトルの大きさから検出する。また、搬送波周波数誤差の推定は、平均回路が出力する位相ベクトルから位相角算出手段により位相角を算出し、この位相角に基づき周波数誤差演算手段により搬送波周波数誤差を演算推定する。この推定された周波数誤差は、周波数変換器において前記入力 $\pi/4$ シフトQPSK変調波と周波数変換される可変周波数発振手段の出力発振周波数を可変制御することで、補償することができる。

【0025】

【実施例】次に、本発明の一実施例について説明する。

図1は本発明の一実施例の構成図を示す。本実施例の復

$$s(t) = I + jQ = \exp[j\{2\pi\Delta f t + \theta(t)\}]$$

ここで、IはIチャンネル信号成分（同相信号成分）、QはQチャンネル信号成分（直交信号成分）である。

【0030】上記の実部分離部21は上記のIチャンネル信号成分を入力信号 $s(t)$ から分離し、一方、上記の虚部分離部22は上記のQチャンネル信号成分を入力信号 $s(t)$ から分離する。複素共役信号生成回路23はこ

$$s^*(t) = I - jQ = \exp[-j\{2\pi\Delta f t + \theta(t)\}]$$

また、図1の信号検出回路6は例えば図4に示す如く、比較回路61と比較回路61の出力信号がセット端子に

調装置は、 $\pi/4$ シフトQPSK変調波を伝送するデジタル衛星通信用同期検波方式PSK復調装置であつて、2シンボル遅延回路1、複素共役回路2、検波器3、平均回路4、電力検波回路5、信号検出回路6、前記位相角算出手段を実現するアークタンジェント計算回路7、加算器8、周波数誤差推定回路9、可変周波数発振手段の一例としての電圧制御発振器（VCO）10、周波数変換器11及び搬送波・クロック再生回路12により構成されている。

【0026】2シンボル遅延回路1、複素共役回路2及び検波器3は遅延検波手段Aを構成しており、受信された $\pi/4$ シフトQPSK変調波が入力される。また、電力検波回路5と信号検出回路6はプリアンブル検出手段Bを構成している。なお、図1において、太線は直交する2チャンネルの信号成分の伝送路であることを示している。この復調装置に入力される $\pi/4$ シフトQPSK変調波は、例えばプリアンブル、ユニークワード及びデータの順のフレームフォーマットとされている。

【0027】このうち、プリアンブルは直交する2チャンネルの信号成分（Iチャンネル信号成分及びQチャンネル信号成分）の信号平面上において、図2に示す如く受信シンボルの位相が直前のシンボルに対して $\pi/4$ 遷移した後次のシンボルは $-3\pi/4$ 遷移することが交互に繰り返される特定パターンである。このプリアンブルパターン自体は公知であり（山本量平、大竹裕之、「プレアンブルの図形的特徴を生かしたクロック同期回路」、1993年電子情報通信学会春季大会、B-316）、図2に示すように、 $\pi/4$ 、 $\pi/2$ 、 $-\pi/4$ 、0、 $-3\pi/4$ 、 $-\pi/2$ 、 $3\pi/4$ 、 π の順の繰り返しパターンである。

【0028】上記の複素共役回路2は例えば図3に示す如く、入力 $\pi/4$ シフトQPSK変調波の直交する2チャンネルの信号成分（Iチャンネル信号成分及びQチャンネル信号成分）が入力される実部分離部21及び虚部分離部22と、複素共役信号生成回路23とよりなる構成とされている。同図において、入力 $\pi/4$ シフトQPSK変調波の直交する2チャンネルの信号成分は、次のような複素数で表現することができる。

【0029】

れら実部分離部21と虚部分離部22の各出力信号を入力信号として受け、実部分離部21の出力信号に虚部分離部22の出力信号の符号を反転して加算することにより、次式で表される共役複素数の信号 $s^*(t)$ を生成して出力する。

【0031】

印加されるSRフリップフロップ62とから構成される。信号を受信する前に予め比較回路61にスレッシ

ホールドレベルを設定入力すると同時に、フリップフロップ62を外部からリセットして信号検出待機状態とする。

【0032】この状態で電力検出回路5から比較回路61に入力される電力値が設定スレッショールドレベルより大きくなると、比較回路61は信号が検出されたとみなし、ハイレベルの信号を出力してフリップフロップ62をセット状態とし、そのQ出力端子よりハイレベルの信号をブリアンプル検出信号として出力させる。入力電力値が設定スレッショールドレベル以下の時は比較回路61はローレベルを出力し、フリップフロップ62を引き続きリセット状態とする。

【0033】図1のアークタンジェント計算回路7は例えば図5に示す如き構成とされる。アークタンジェント計算回路7はブリアンプル検出信号が入力された時の平均回路4の出力位相ベクトルの位相角を計算する。このアークタンジェント計算回路7は図5に示す如く、信号検出回路6の出力ブリアンプル検出信号により、平均回路4の出力位相ベクトルをラッチするフリップフロップ71と、このフリップフロップ71の出力信号がアドレス端子に入力されるリード・オンリ・メモリ (ROM) 72とより構成されている。

【0034】このROM72には、ラッチ回路であるフリップフロップ71の出力信号の直交するIチャネル信号成分とQチャネル信号成分それぞれが $\cos \theta$ と $\sin \theta$ としたときの $\theta = \tan^{-1}(Q/I)$ の計算データが予めテーブルとして記憶されている。

【0035】また、図1の搬送波・クロック再生回路12は図6に示す如き構成とされている。搬送波・クロック再生回路12は周波数変換器11より入力される $\pi/4$ シフトQPSK変調波の直交するIチャネル信号成分及びQチャネル信号成分のうちIチャネル信号成分をA/D変換器121a、低域フィルタ(LPF)122a、 $\pi/4$ 逆シフト回路123aをそれぞれ通して乗算器124a及び125aにそれぞれ供給し、また、Qチャネル信号成分をA/D変換器121b、LPF122b、 $\pi/4$ 逆シフト回路123bをそれぞれ通して乗算器124b及び125bにそれぞれ供給する。

$$s(t) = \exp[j\{2\pi\Delta f \cdot t + \theta(t)\}] \quad (4)$$

ただし、 $\theta(nT) = \pi/4, -\pi/4, -3\pi/4, 3\pi/4$ ($n=0, 2, 4, 6, \dots$)

$\theta(nT) = \pi/2, 0, -\pi/2, \pi$ ($n=1, 3, 5, 7, \dots$) ここで、Tはシンボル周期を示す。

【0041】この入力 $\pi/4$ シフトQPSK変調波s

$$s(t-2T) = \exp[j\{2\pi\Delta f \cdot (t-2T)$$

この2シンボル遅延回路1の出力信号s(t-2T)は複素共役回路2に供給されて、次式で表される信号s*

$$s^*(t-2T) = \exp[-j\{2\pi\Delta f \cdot (t-2T)$$

【0036】乗算器124a及び124bはそれぞれROMテーブル133より出力された第1の再生搬送波と逆シフト回路123a、123bによりシフトが戻された信号とを乗算する。また、乗算器125a及び125bはそれぞれROMテーブル133より取り出された、第1の再生搬送波及びこれと90°位相の異なる第2の再生搬送波と、逆シフト回路123a、123bによりシフトが戻された信号とを乗算する。

【0037】上記の乗算器124a、124b、125a及び125bの出力側には、加算器126及び126b、判定器127a及び127b、乗算器128a及び128bが設けられて同期検波したIチャネル信号成分及びQチャネル信号成分を加算器129に供給する。加算器129の出力側にはループフィルタ130、加算器131、シンボル長の遅延時間を持つ遅延素子132、ROMテーブル133が設けられている。

【0038】また、復調信号を1シンボルクロック遅延させる1シンボル遅延器134と、復調信号と1シンボル遅延器134の出力信号とを入力信号として受け、信号の状態遷移を判別する信号状態遷移判別器135と、復調信号を1/2シンボルクロック分遅延させる1/2シンボル遅延器136と、この1/2シンボル遅延器136の出力信号を信号状態遷移判別器135の出力信号により帰還値に変換する帰還値変換器137と、この帰還値変換器137の出力信号を入力信号とするループフィルタ138と、このループフィルタ138の出力信号が制御電圧として印加される電圧制御発振器(VCO)139とにより、入力信号のシンボルクロックに同期する再生クロック及びその偶数倍の周波数クロックを生成する構成とされている。

【0039】次に、図1に示す本実施例の動作について説明する。まず、入力 $\pi/4$ シフトQPSK変調波は周波数変換器11に入力される一方、遅延検波手段A内の2シンボル遅延回路1及び検波器3にそれぞれ入力される。ここで、この入力 $\pi/4$ シフトQPSK変調波は搬送波周波数誤差 Δf を有する場合、次式で表される。

【0040】

(t)は2シンボル遅延回路1により2シンボル遅延されることにより、次式で表される信号s(t-2T)とされる。

【0042】

$$+ \theta(t-2T)\}] \quad (5)$$

(t-2T)とされる。ここで、sはsの複素共役を表す。

$$+ \theta(t-2T)\}] \quad (6)$$

検波器3は(4)式で表される入力 $\pi/4$ シフトQPSK変調波 $s(t)$ と(6)式で表される複素共役信号 $s^*(t-2T)$ との複素乗算を行い、次式で表される検

$$s(t) \cdot s^*(t-2T) = \exp[j\{2\pi\Delta f 2T + \theta(t) - \theta(t-2T)\}] \quad (7)$$

ここで、 $\pi/4$ シフトQPSK変調波 $s(t)$ のプリアンブル入力期間中は、図2に示したようにプリアンブル

$$\theta(t) - \theta(t-2T) = -\pi/2 \quad (8)$$

で表される関係にある。

【0044】従って、プリアンブル入力期間中における

$$s(t) \cdot s^*(t-2T) = \exp[j\{2\pi\Delta f 2T - \pi/2\}] \quad (9)$$

となる。これにより、プリアンブル入力期間中における検波器3の出力信号の位相角は(9)式より $(2\pi\Delta f 2T - \pi/2)$ で表され、位相平面上で図7に示すような位相ベクトルで示される。この位相角は搬送波周波数誤差 Δf のみにより変動することがわかる。

【0045】この検波器3の出力信号は平均回路4に供給され、ここで同相成分及び直交成分のそれぞれに対して、所定のNシンボル時間積分された後、その積分値が $1/N$ 倍されることにより平均化される。これは低い搬送波電力対雑音電力比(C/N)の条件下であっても、高い精度で位相ベクトルを得るため信号電力対雑音電力比(S/N)を改善するためである。

【0046】平均回路4により平均化された位相ベクトルは、電力検波回路5に供給され、ここで位相ベクトルの大きさが算出される。信号検出回路6はこの算出結果を供給されて予め設定されている所定のスレッショホルドレベルと比較し、入力された位相ベクトルの大きさがスレッショホルドレベルを越えたときにプリアンブルを

$$\phi = 2\pi\Delta f 2T = 4\pi\Delta f T \quad (10)$$

加算器8の出力信号(位相 ϕ)は周波数誤差推定回路9

$$\Delta f = \phi / (4\pi T) \quad (11)$$

に従う演算が行われて、プリアンブル入力期間中の搬送波周波数誤差 Δf が計算される。この周波数誤差推定回路9より取り出された搬送波周波数誤差 Δf はVCO10に制御電圧として印加され、その出力発振周波数を可変制御する。これにより、VCO10の出力発振周波数はプリアンブル入力期間中の搬送波周波数誤差 Δf を補償した周波数に制御されることとなる。

【0050】従って、VCO10の出力発振周波数が周波数変換器11において入力 $\pi/4$ シフトQPSK変調波と周波数変換されることにより、 $\pi/4$ シフトQPSK変調波の搬送波周波数誤差が相殺補償される。この $\pi/4$ シフトQPSK変調波は搬送波・クロック再生回路12に供給される。この搬送波・クロック再生回路12は前記したように図6に示した構成とされている。

【0051】同図において、乗算器124a及び124bはそれぞれROMテーブル133より出力された第1の再生搬送波と逆シフト回路123a、123bにより

波信号を出力する。

【0043】

の位相が遷移するため、現在受信中のシンボルと2シンボル前のシンボルとの位相差は、

検波器3の出力信号は(7)式に(8)式を代入して

検出したと判定し、プリアンブル検出信号をアークタンジェント計算回路7に入力して搬送波周波数誤差の推定を開始させる。

【0047】アークタンジェント計算回路7は図5に示したフリップフロップ71の出力信号がROM72のアドレス端子に入力されることにより、ROM72はアドレス端子に入力されるフリップフロップ71の出力信号の直交するIチャネル信号成分とQチャネル信号成分により記憶テーブルを参照して θ のデータを前記(9)式で表される位相角として出力する。

【0048】再び図1に戻って説明するに、アークタンジェント計算回路7より取り出された、 $(2\pi\Delta f 2T - \pi/2)$ で表されるプリアンブル入力期間中の位相角データは、加算器8に入力されてここで $\pi/2$ と加算されることにより、搬送波周波数誤差に対応する次式の位相 ϕ とされる。

【0049】

に供給され、ここで次式

$$(11)$$

シフトが戻された信号とを乗算する。また、乗算器125a及び125bはそれぞれROMテーブル133より取り出された、第1の再生搬送波と 90° 位相の異なる第2の再生搬送波と逆シフト回路123a、123bにより1シンボル周期おきのシフトが除去された信号とを乗算する。

【0052】加算器126aは乗算器124a及び125bの出力乗算結果をそれぞれ加算し、また加算器126bは乗算器124bの出力乗算結果から乗算器125aの出力乗算結果を減算する。加算器126a、126bの出力信号は、判定器127a、127bを通して乗算器128a、128bに供給され、他方の系統の加算器126b、126aの出力信号と乗算される。乗算器128a及び128bの出力信号は加算器129において、他方の信号が符号を反転されて加算され(すなわち減算され)誤差信号に変換される。

【0053】この誤差信号はループフィルタ130、加

算器131及び遅延素子132よりなる回路を通してROMテーブル133に入力され、これにより入力信号の搬送波に追従した搬送波がROMテーブル133より出力される。

【0054】一方、加算器126a及び126bからそれぞれ取り出されたIチャネル及びQチャネルの各復調信号は、それぞれ1シンボル遅延器134、信号状態遷移判別器135及び1/2シンボル遅延器136に供給される。信号状態遷移判別器135は互いに1シンボルクロックの時間差のある入力復調信号を入力信号として受け、信号に状態遷移があったか否かを示す判別信号を生成して帰還値変換器137へ供給する。

【0055】帰還値変換器137は上記の状態遷移判別信号に基づき、状態遷移があった時には1/2シンボル遅延器136から入力される1/2シンボルクロック遅延されている復調信号を位相及び反転してゼロクロス点からのクロック位相誤差として信号を出力し、状態遷移がなかった時にはクロック位相を保持する信号を出力する。

【0056】この帰還値変換器137の出力信号はループフィルタ138を経てVCO139に制御電圧として印加される。このようにして、VCO139の出力信号は、入力変調信号のシンボルクロックに同期したクロックとなり、再生クロックとなる。このVCO138から取り出された再生クロックは、A/D変換器121a及び121bにA/D変換用クロックとして印加される。

【0057】このようにして、 $\pi/4$ シフトQPSK変調波は搬送波・クロック再生回路12において、搬送波及びクロックが再生され、更に同期検波により変調信号が復調されて復調信号（復調データ）が取り出される。

【0058】このように、本実施例によれば、プリアンプルを用いて搬送波周波数誤差 Δf を推定してその搬送波周波数誤差 Δf を補償した後搬送波・クロック再生回路12に入力することにより、搬送波及びクロックを再生し、同期検波により変調信号を復調するようにしているため、搬送波・クロック再生回路12において位相同期ループのVCOの出力発振周波数を掃引しなくとも搬送波周波数を捕捉することができる。

【0059】

【発明の効果】以上説明したように、本発明によれば、入力 $\pi/4$ シフトQPSK変調波のプリアンプルの位相ベクトルの位相角を算出し、この位相角に基づき周波数

誤差演算手段により搬送波周波数誤差を演算推定し、この推定した搬送波周波数誤差に応じて周波数変換器において入力 $\pi/4$ シフトQPSK変調波と周波数変換される可変周波数発振手段の出力発振周波数を可変制御することにより、入力 $\pi/4$ シフトQPSK変調波の搬送波周波数誤差を補償するようにしたため、周波数変換器から取り出した $\pi/4$ シフトQPSK変調波を搬送波・クロック再生回路に入力することにより、従来よりも広い帯域に亘って搬送波周波数を捕捉することができ、また短時間で同期検波による復調ができる。更に、遅延検波信号を平均回路により平均化しているため、低いC/N条件下であっても、高い精度で位相ベクトルを得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例の構成図である。

【図2】本発明が適用される $\pi/4$ シフトQPSK変調波のプリアンプルパターンを示す図である。

【図3】図1中の複素共役回路の一例の構成図である。

【図4】図1中の信号検出回路の一例の構成図である。

【図5】図1中のアークタンジェント計算回路の一例のブロック図である。

【図6】図1中の搬送波・クロック再生回路の一例の構成図である。

【図7】プリアンプル受信中の遅延検波出力位相ベクトルを示す図である。

【図8】 $\pi/4$ シフトQPSK変調方式の信号点及びその遷移の説明図である。

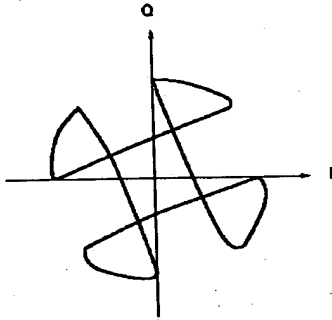
【図9】従来の一例の構成図である。

【符号の説明】

- 1 2シンボル遅延回路
- 2 複素共役回路
- 3 検波器
- 4 平均回路
- 5 電力検波回路
- 6 信号検出回路
- 7 アークタンジェント計算回路
- 8 加算器
- 9 周波数誤差推定回路
- 10、139 電圧制御発振器（VCO）
- 11 周波数変換器
- 12 搬送波・クロック再生回路

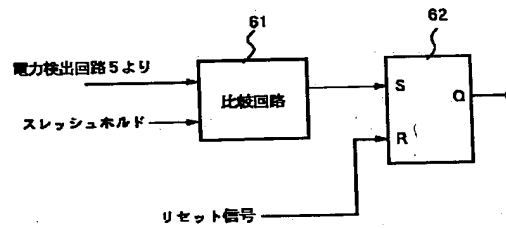
【図2】

$\pi/4$ シフトQPSK変調波のプリアンブルパターン



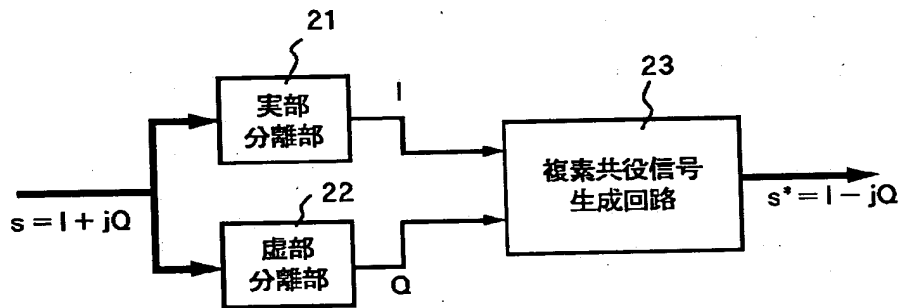
【図4】

図1中の信号検出回路の一例の構成図



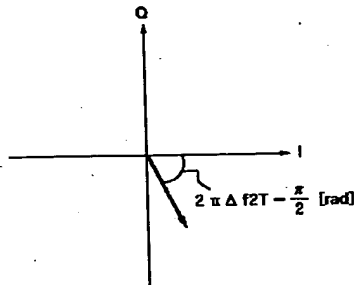
【図3】

図1中の複素共役回路の一例の構成図



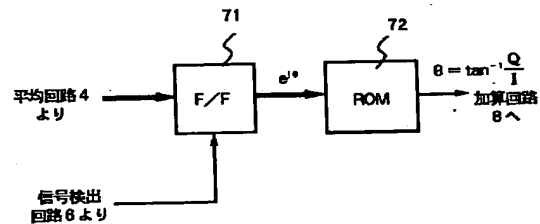
【図7】

プリアンブル受信中の遅延検波出力位相ベクトル



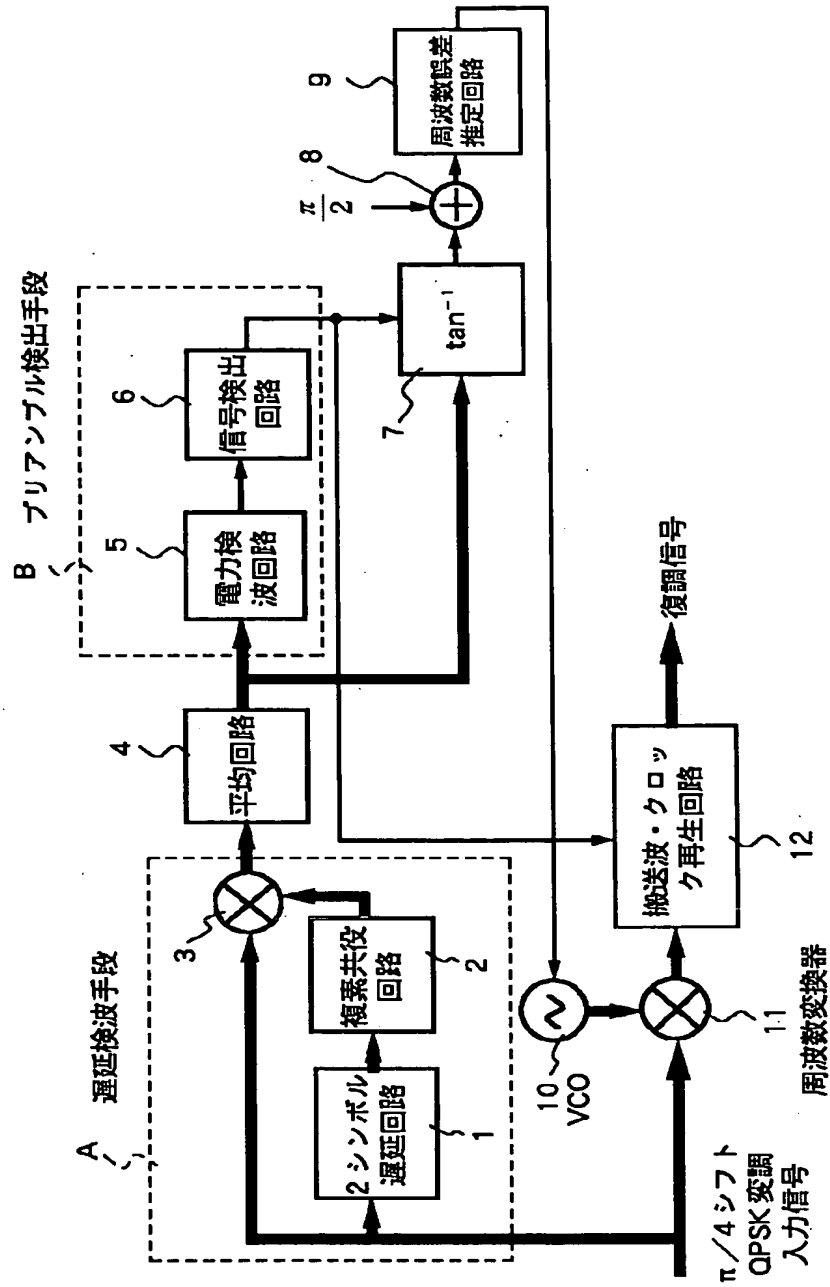
【図5】

図1中のアークタンジェント計算回路の一例のブロック図

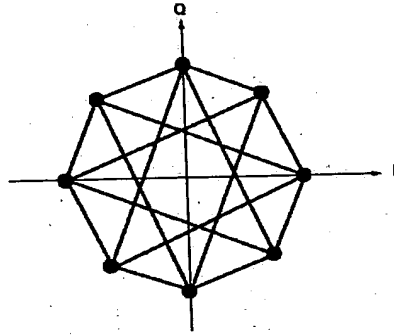


【図1】

本発明の一実施例の構成図

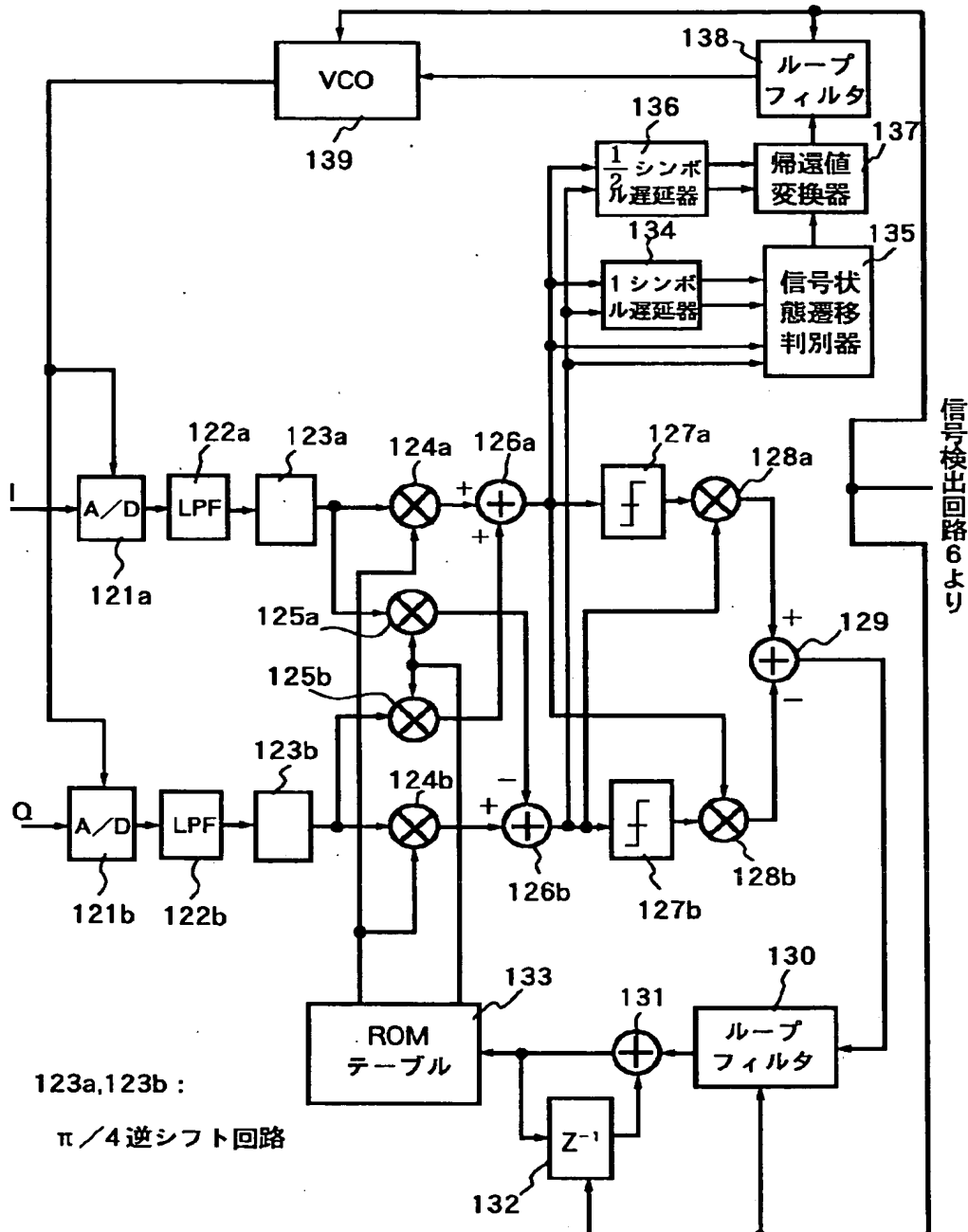


【図8】

 $\pi/4$ シフトQPSK変調方式の信号点及びその遷移の説明図

【図6】

図1中の搬送波・クロック再生回路の一例の構成図



【図9】

従来の一例の構成図

